

AN: PAT 1984-083025
TI: Synchronisation of multiprocessor system using monitoring unit having instruction counters compared to control synchronous data transfers
PN: DE3235762-A
PD: 29.03.1984
AB: A multi-processor system operates with identical programmes in the standby mode. When interrupted a synchronisation facility ensures that data transfers are only made when all units have achieved the same condition in programme execution. For a system with two processors, the process is coupled to the processors via a communication bus. The identical processors are connected to a monitoring unit. Each unit has an interrupt logic stage that communicates with the monitoring unit. A counter unit is used to count instructions executed by each processor. Only when the counter states are identical can data transfers take place. This ensures that synchronised operation is obtained.;
PA: (KRPP) KRUPP GMBH FRIED;
IN: BOCKHOFF W; LANDSBERG G; MORGNER W;
FA: DE3235762-A 29.03.1984; **EP104490**-A 04.04.1984;
CO: AT; BE; CH; DE; EP; FR; GB; IT; LI; NL; SE;
DR: AT; BE; CH; FR; GB; IT; LI; NL; SE;
IC: G06F-009/46; G06F-011/16; G06F-015/16;
MC: T01-F02; T01-J02;
DC: T01;
PR: DE3235762 28.09.1982;
FP: 29.03.1984
UP: 04.04.1984

THIS PAGE BLANK (USPTO,

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) Veröffentlichungsnummer:

0 104 490
A2

(12)

EUROPÄISCHE PATENTANMELDUNG

(21) Anmeldenummer: 83108621.0

(51) Int. Cl.²: G 06 F 11/16

(22) Anmeldetag: 01.09.83

(30) Priorität: 28.09.82 DE 3235762

(43) Veröffentlichungstag der Anmeldung:
04.04.84 Patentblatt 84/14(84) Benannte Vertragsstaaten:
AT BE CH FR GB IT LI NL SE(71) Anmelder: Fried. Krupp Gesellschaft mit beschränkter
Haftung
Altendorfer Strasse 103
D-4300 Essen 1(DE)(72) Erfinder: Bockhoff, Werner
Alter Heerweg 38
D-2800 Bremen(DE)(72) Erfinder: Landsberg, Gerhard
Rumpsfelder Heide 34
D-2803 Weyhe(DE)(72) Erfinder: Morgner, Wilhelm
Gerhard-van-der-Pollstrasse 13
D-2807 Achim(DE)

(54) Verfahren und Vorrichtung zur Synchronisation von Datenverarbeitungsanlagen.

(57) Es wird ein Verfahren zur Synchronisation von mehreren Datenverarbeitungsanlagen angegeben, die zur Prozeßsteuerung im Stand-By-Betrieb identische Programme bearbeiten. Dabei sollen durch Interrupts ausgelöste Datentransfers erst ausgeführt werden, wenn alle Datenverarbeitungsanlagen den gleichen Zustand in der Programmverarbeitung erreicht haben. Dieser Zustand wird durch Zählen von Befehlen und Vergleichen der Zählerstände derart bestimmt, daß nach dem Auftreten eines Interrupts für die Datenverarbeitungsanlage mit dem höchsten Zählerstand die weitere Verarbeitung von Befehlen verhindert wird, und die anderen Datenverarbeitungsanlagen die Verarbeitung so lange fortsetzen, bis sie den gleichen Zählerstand erreicht haben. Erst danach wird der synchrone Datentransfer ausgelöst.

Eine Vorrichtung zur Durchführung des Verfahrens ist angegeben, bei der die erforderlichen Baugruppen in einer Überwachungseinheit zusammengefaßt sind.

EP 0 104 490 A2

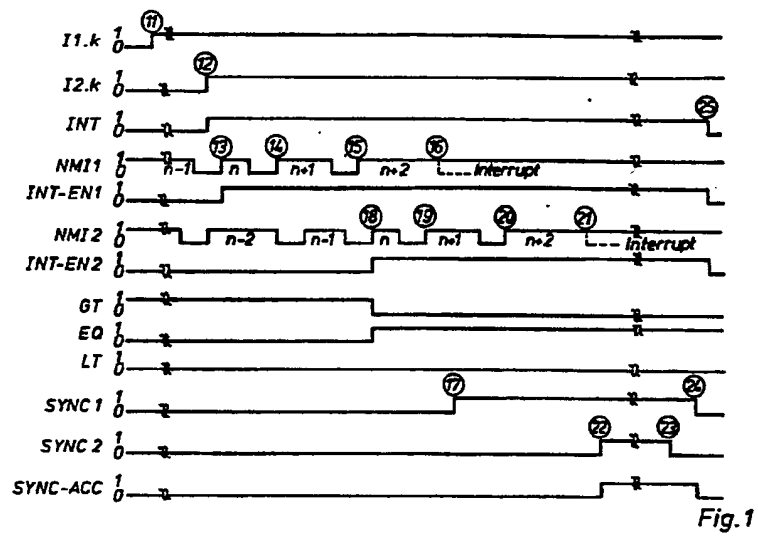


Fig.1

FRIED. KRUPP GESELLSCHAFT MIT BESCHRÄNKTER HAFTUNG
in Essen

Verfahren und Vorrichtung zur Synchro-
nisation von Datenverarbeitungsanlagen
=====

- 1 Die Erfindung betrifft ein Verfahren zur Synchro-
nisation von zwei oder mehr Datenverarbeitungsan-
lagen der im Oberbegriff des Anspruchs 1 angegebe-
nen Art und eine Vorrichtung zum Ausüben des Ver-
5 fahrens.

Bei derartigen Verfahren ist es erforderlich, den
asynchronen Verarbeitungsfortschritt in jeder Da-
tenverarbeitungsanlage zu überprüfen und so zu be-
einflussen, daß der Zustand der Programmverarbei-
10 tung unmittelbar vor einem Datentransfer in allen
Datenverarbeitungsanlagen identisch erreicht wird.

Bei technischen, physikalischen oder chemischen Pro-
zessen, z. B. Anlagen der Energieversorgung, der
Nachrichten- und Verkehrstechnik oder der Verfah-
15 renstechnik, werden Datenverarbeitungsanlagen als
sog. Prozeßrechner zur Steuerung, Regelung und
Überwachung eingesetzt. Da ein Ausfall der Pro-
zeßsteuerung durch Stillstand der Datenverarbei-
tungsanlage insbesondere bei kritischen Prozessen
20 vermieden werden muß, arbeiten mehrere Datenverar-
beitungsanlagen im sog. Stand-By-Betrieb zusammen.
Bei Ausfall einer den Prozeß aktiv führenden Daten-
verarbeitungsanlage wird dann unmittelbar auf eine
andere im Stand-By-Betrieb arbeitende Datenverar-

- 1 beitungsanlage umgeschaltet, die dazu immer parallel das identische Programm bearbeitet hat und gleichermaßen mit allen Prozeßdaten versorgt worden sein muß.
- 5 Die Datenverarbeitung kann innerhalb der Datenverarbeitungsanlagen so lange asynchron erfolgen, wie kein Datentransfer, z. B. von oder zum Prozeß, durchgeführt wird, da bei identischen Programmen in den Datenverarbeitungsanlagen und gleichem Datenbestand in den zugehörigen Speichern keine Abweichungen in den Ergebnissen auftreten können.
- 10 Erst wenn prozeßrelevante Datentransfers von und zu den Speichern der Datenverarbeitungsanlagen bei unterschiedlichem Programmfortschritt durchgeführt werden, ergeben sich abweichende Ergebnisse in den
- 15 einzelnen Datenverarbeitungsanlagen, die beim Umschalten vom Stand-By- auf Aktiv-Betrieb Fehler in der Prozeßführung zur Folge haben.
- 20 Es ist bekannt, bei Doppel- bzw. Mehrfachrechnersystemen den Programmablauf des prozeßführenden und des/der Stand-By-Rechner durch spezielle, auf die Mehrfachkonfiguration der Rechner abgestimmte Programme (Software) zu steuern und zu überwachen.
- 25 Diese Programme müssen vom Anwender für jedes Steuerungs- und Regelproblem der jeweiligen Rechnerkonfiguration gesondert erstellt werden. Dies bedeutet bei sehr komplexen Systemen einen erheblichen Zusatzaufwand, der sich aus dem erhöhten Bedarf an Rechenleistung für diese zusätzlichen Programme ergibt und die Verarbeitungszeiten bei der Prozeßsteuerung erheblich verlängert. Diese Programme zur Steuerung des Mehrfachrechnerbetriebes enthalten beispielsweise einzelne Befehle, die einen Datenaustausch zwischen den einzelnen Datenverarbei-
- 30

- 1 tungsanlagen bewirken und anhand dessen der Bear-
beitungsfortschritt ermittelt wird. Sie stellen
reine Software-Steuerungen des Mehrfachrechner-
betriebes dar, die zusätzlich neben der eigent-
5 lichen Prozeßsteuerung ablaufen müssen.

Es ist ferner aus der DE-PS 21 57 982 bekannt, in
einer Multiprozessor-Datenverarbeitungsanlage mit
unabhängig arbeitenden Prozessoren Taktsteuerun-
gen vorzusehen, um die einzelnen Prozessoren zum
10 Datenaustausch mit einem Speicher in Gleichlauf
zu bringen. Eine Taktsynchronisation ist für ein
Mehrfachrechnersystem zur Prozeßsteuerung jedoch
viel zu aufwendig und von erheblichem Zeitbedarf
allein für die Taktsteuerungsaufgaben.

- 15 Der Erfindung liegt daher die Aufgabe zugrunde,
ein Verfahren anzugeben, das eine von der Anwen-
der-Software unabhängige befehlsgenaue Synchroni-
sation bei geringstem zusätzlichem Zeitaufwand und
eine einfache Hardware-Realisierung ermöglicht.
- 20 Diese Aufgabe wird bei einem Verfahren der im Ober-
begriff des Anspruchs 1 definierten Art erfindungs-
gemäß durch die im Kennzeichenteil des Anspruchs 1
angegebenen Merkmale gelöst.

Bei dem erfindungsgemäßen Verfahren werden aus ei-
nem Speicher der Datenverarbeitungsanlage Befehle
25 gelesen und in einem Zentralprozessor verarbeitet.
Diese Befehle, häufig auch als Makros oder Makro-
befehle bezeichnet, müssen jeweils vollständig be-
arbeitet werden und dürfen nicht unterbrochen wer-
den. Da die den Prozeß steuernden Programme in al-
30 len am Mehrrechnersystem beteiligten Datenverarbei-
tungsanlagen identisch sind, alle Befehle in glei-

- 1 cher Reihenfolge und Programmverzweigungen unter gleichen Bedingungen ausgeführt werden müssen, ist der Synchronlauf der Datenverarbeitungsanlagen besonders einfach an der Anzahl der verarbeiteten Befehle zu ermitteln.

- Datenverarbeitungsanlagen zur Steuerung von Prozessen arbeiten im allgemeinen taktgesteuert, wobei nicht auszuschließen ist, daß die Takte jeder einzelnen Datenverarbeitungsanlage voneinander abweichen und die vergleichbaren Befehle zu unterschiedlichen Zeitpunkten bearbeitet werden. Die Abweichungen bleiben jedoch dann ohne Auswirkungen, wenn sichergestellt ist, daß der Datenaustausch mit dem Prozeß oder der Prozeßperipherie bei gleichem Bearbeitungsfortschritt aller Datenverarbeitungsanlagen erfolgt. Das heißt, daß alle Datenverarbeitungsanlagen nach dem gleichen Makrobefehl die fortlaufende Bearbeitung unterbrochen haben und in eine Programmroutine für den Datentransfer eintreten.
- 20 Auf diese Weise ist dann sichergestellt, daß bei der Verarbeitung gleicher Befehle in allen Datenverarbeitungsanlagen auch gleiche Daten gespeichert sind, die durch den Datentransfer nur bei gleichem Bearbeitungszustand aller Datenverarbeitungsanlagen verändert werden. Der Bearbeitungsfortschritt ergibt sich dabei unmittelbar aus dem Vergleich der Zählerstände von den jeder Datenverarbeitungsanlage speziell zugeordneten Zählern.

- Die Aufforderung zu einem Datentransfer erfolgt über einen Interrupt, der vom Prozeß an die Datenverarbeitungsanlagen abgesetzt oder in einer der Datenverarbeitungsanlagen erzeugt wird. Interrupts werden dabei in den Datenverarbeitungsanlagen nur zu festgelegten Zeiten zwischen zwei Makrobefehlen

1 abgefragt und erkannt. Erst erkannte Interrupts
ergeben ein Interrupt-Signal, das für die voraus-
eilende Datenverarbeitungsanlage wirksam wird und
die Verarbeitung weiterer Befehle unterbricht. Da-
5 durch wird auch das Zählen unterbrochen und der
Zähler behält den Stand zum Zeitpunkt des Inter-
rupts. Für alle nacheilenden Datenverarbeitungs-
anlagen bleibt das Interrupt-Signal so lange un-
wirksam, bis die gleiche Anzahl Befehle wie in der
10 vorauseilenden Datenverarbeitungsanlage verarbeitet
worden ist. Erst dann wird ggf. nacheinander ent-
sprechend dem Verarbeitungsfortschritt der Programm-
ablauf auch in den nacheilenden Datenverarbeitungs-
anlagen unterbrochen. Wenn sichergestellt ist, daß
15 alle Datenverarbeitungsanlagen die gleiche Anzahl
oder Menge von Makrobefehlen bearbeitet haben, wird
in einer gesonderten Mikroprogrammroutine ein Da-
tentransfer synchron ausgelöst, so daß alle Daten-
verarbeitungsanlagen neue Daten im gleichen Bear-
20 beitungszustand in ihren Speicher laden oder aus
ihrem Speicher auslesen.

Das erfindungsgemäße Verfahren ist in vorteilhaft-
erweise unabhängig von den internen Takten der
Datenverarbeitungsanlagen, da als Referenz für den
25 Bearbeitungsfortschritt die Mengen verarbeiteter
Befehle (Makros) verglichen werden. Dabei ist die
Häufigkeit der Synchronoperationen vorteilhaft auf
ein Minimum beschränkt und nur erforderlich, wenn
zu Datentransfers, ausgelöst durch Interrupts, auf-
30 gefordert wird. Ein streng periodischer Synchron-
vorgang ist weder bei der Konstruktion der Daten-
verarbeitungsanlagen noch vom Programmierer bei der
Programmentwicklung vorzusehen. Durch die Übertra-
gung der Synchronisationsaufgaben auf ein Überwa-
35 chungsgerät wird das Anwenderprogramm frei von der-

1 artigen, die Kommunikation zwischen mehreren Datenverarbeitungsanlagen steuernden Programmteilen.

Eine vorteilhafte Ausführungsform des erfindungsgemäßen Verfahrens ergibt sich aus Anspruch 2. Die
5 Fetch-Impulse werden vom Steuerwerk eines Zentralprozessors der Datenverarbeitungsanlage an ein Programmregister übertragen, das die Speicheradresse des nächsten zu verarbeitenden Befehls enthält. Das Steuerwerk veranlaßt so das Lesen des unter der
10 Speicheradresse abgelegten Befehls und seine Verarbeitung. Der Befehl setzt sich als Makrobefehl aus einer Vielzahl von Einzelinstruktionen, sog. Mikrobefehlen, zusammen, deren letzte dem Steuerwerk das Ende der Bearbeitung des Makrobefehls anzeigt. Mit
15 einem nächsten Fetch-Impuls wird die inzwischen geänderte Speicheradresse für den nächsten Befehl aus dem Programmregister ausgelesen. Die Änderung des Programmregisterinhalts kann dabei durch zählerartige, automatische Inkrementierung oder Laden der
20 nächsten Speicheradresse unter der Kontrolle des Steuerwerks, z. B. bei Programmverzweigungen, erfolgen.

Da Umfang und Inhalt des Makrobefehls auf die Synchronisation keinerlei Auswirkungen haben und
25 deshalb nicht interpretiert zu werden brauchen, wird das Verfahren dadurch besonders vereinfacht, daß allein die vom Steuerwerk abgegebenen Fetch-Impulse gezählt werden und der Verarbeitungsfortschritt anhand der Zählerstände ermittelt wird.

30 Eine weitere vorteilhafte Ausführungsform des erfindungsgemäßen Verfahrens ergibt sich auch aus Anspruch 3. Die vom Prozeß erzeugten Interrupts werden gesondert an jede Datenverarbeitungsanlage über-

- 1 tragen. Im Prozeßbussystem oder in den Prozeß-
interfaces können jedoch auch fehlerhafte Inter-
rupts erzeugt werden, die dann jedoch nicht in
5 allen Datenverarbeitungsanlagen gleichzeitig an-
stehen. Andererseits können durch unterschiedli-
chen peripheren Aufbau der Datenverarbeitungsan-
lagen die Interrupts erst mit zeitlichen Verzöge-
rungen auftreten. Die einander entsprechenden, bi-
nären Interrupts der Datenverarbeitungsanlagen wer-
10 den nach Art einer Vorsynchronisation zu einem In-
terrupt-Signal zusammengefaßt, das nur wirksam wird,
wenn entweder die Interrupt-Signale aller oder zu-
mindest von zwei Datenverarbeitungsanlagen anstehen.
Damit werden das Unterbrechen der Verarbeitung durch
15 Störungen und ein vorzeitiges Einleiten der Inter-
rupt-Verarbeitung auf einfache Weise vermieden. Das
aktivierte Interrupt-Signal löst ein Speichern des
Vergleichszustandes und damit das Interrupt-Enable-
Signal für die Datenverarbeitungsanlage mit dem
20 höchsten Zählerstand aus und bereitet das Speichern
des Vergleichszustandes "Zählergleichstand" für al-
le anderen Datenverarbeitungsanlagen vor, dessen
Erreichen dann alle übrigen Interrupt-Enable-Signa-
le bewirkt.
- 25 In einer weiteren vorteilhaften Ausführungsform des
erfindungsgemäßen Verfahrens nach Anspruch 4, be-
wirkt das Interrupt-Signal unmittelbar ein Stoppen
des Zählers, wohingegen das Unterbrechen der Verar-
beitung weiterer Befehle erst verzögert ausgelöst
30 wird. Dadurch werden Laufzeitverzögerungen in Bau-
gruppen und auf Verbindungsleitungen berücksichtigt.

In einer weiteren besonders vorteilhaften Ausführungsform des erfindungsgemäßen Verfahrens nach Anspruch 5 wird durch das Interrupt-Enable-Signal ein
35 Mikroprogramm gestartet. Dieses Mikroprogramm ist

1 aus Mikrobefehlen aufgebaut und speziell für die
Interrupt-Verarbeitung gespeichert ohne Rückwir-
kungen auf das Programmregister. Das Mikroprogramm
würde bei einer Prozeßsteuerung mit nur einem Rech-
5 ner unmittelbar durch das Interrupt-Signal gestar-
tet. Für die Mehrrechnerkonfiguration wird es im
wesentlichen unverändert beibehalten, jedoch erst
durch das Interrupt-Enable-Signal gestartet, in dem
Vorsynchronisation und Zählerauswertung berücksich-
10 tigt sind.

Das Mikroprogramm enthält die für eine Interrupt-
Verarbeitung üblichen Mikrobefehle, um Registerin-
halte zu retten und einen Wiederanlauf der Datenver-
arbeitungsanlage nach vollendeter Interrupt-Verar-
15 beitung zu ermöglichen. Es enthält weiterhin Befeh-
le und Daten zur Vorbereitung der Datentransferwe-
ge zwischen Prozeß und Datenverarbeitungsanlage. Zum
Auslösen des Datentransfers wird durch einen spe-
ziellen Mikrobefehl ein binäres Synchronsignal ge-
20 neriert.

Eine weitere vorteilhafte Ausführungsform des er-
findungsgemäßen Verfahrens ergibt sich aus Anspruch
7. Dabei wird das direkte Auslösen des synchroni-
sierten Datentransfers vom Anstehen aller Synchron-
25 signale der Datenverarbeitungsanlagen abhängig ge-
macht und so sichergestellt, daß nach einer makro-
befehlsgenauen Synchronisation im Interrupt-Mikro-
programm eine Feinsynchronisation mikrobefehlsgenau
unmittelbar vor Beginn des synchronisierten Daten-
30 transfers erreicht wird.

In einer weiteren vorteilhaften Ausführungsform des
erfindungsgemäßen Verfahrens wird das Synchron-Ac-
cept-Signal erst dann gelöscht, wenn die Synchron-

- 1 Signale aller Datenverarbeitungsanlagen mikroprogrammgesteuert abgeschaltet sind. Dadurch ist gewährleistet, daß in jeder Datenverarbeitungsanlage der Datentransfer mit Sicherheit beendet wird.
- 5 In einer weiteren vorteilhaften Ausführungsform gemäß Anspruch 9 des erfindungsgemäßen Verfahrens ist es vorgesehen, Interrupt-Signale durch programmierte Befehle auszulösen. Dadurch kann eine Zwangssynchronisation nach einer vorgebbaren Anzahl von Befehlen erreicht werden und der Stellenumfang der Zähler gering gehalten werden, wenn bei umfangreichen Makroprogrammen nur wenige Datentransfers zwischen Datenverarbeitungsanlagen und Prozeß erfolgen.
- 10 Eine vorteilhafte Vorrichtung zum Ausüben des erfindungsgemäßen Verfahrens ergibt sich aus Anspruch 11. Dabei sind die Datenverarbeitungsanlagen an eine Überwachungseinheit angeschlossen, in der die von den Datenverarbeitungsanlagen übertragenen Interrupts ausgewertet werden und in der sich die Zähler für Fetch-Impulse mit nachgeschalteten Vergleichen befinden, um das Interrupt-Enable-Signal zum Auslösen des Interrupt-Mikroprogramms zu veranlassen. Die vom Interrupt-Mikroprogramm generierten Synchronsignale werden ebenfalls zur Überwachungseinheit übertragen und ausgewertet, um das Synchron-Accept-Signal zum Auslösen des synchronisierten Datentransfers zu erzeugen. Alle für eine Mehrfachrechner-Konfiguration zusätzlichen Baugruppen sind somit in dieser Überwachungseinheit zusammengefaßt, wobei die Überwachungseinheit im wesentlichen mit bereits vorhandenen Ein- und Ausgängen der Datenverarbeitungsanlagen verbunden ist und der zusätzliche schaltungstechnische Aufwand zur Anpassung einer Datenverarbeitungsanlage an eine Mehrrechner-

- 1 Konfiguration weitestgehend vernachlässigbar ist.

Die Vorrichtung zur Synchronisation wird vorteilhaft durch die Ansprüche 12 bis 14 weitergebildet.

- 5 Die Erfindung ist anhand von in der Zeichnung dargestellten Ausführungsbeispielen einer Vorrichtung zur Synchronisation von Datenverarbeitungsanlagen im folgenden näher beschrieben.

Es zeigen:

- 10 Fig. 1 ein Signaldiagramm mit bei der Synchronisation relevanten binären Signalen,
- Fig. 2 ein Blockschaltbild der Vorrichtung in Verbindung mit zwei Datenverarbeitungsanlagen,
- 15 Fig. 3 ein Blockschaltbild einer Zähler-einheit und einer Vergleichseinheit der Vorrichtung gemäß einem zweiten Ausführungsbeispiel für ein Mehrrechnersystem,
- 20 Fig. 4 eine Zusatzschaltung zur Vorrichtung gemäß einem dritten Ausführungsbeispiel zum gleichzeitigen Start aller Interrupt-Prozessoren des Mehrrechnersystems,
- 25 Fig. 5 eine Logikschaltung zur Vorrichtung nach Fig. 2.

Im folgenden wird die Erfindung zunächst am Beispiel

1 einer Doppelrechnerkonfiguration beschrieben, da
der Ausbau zu einem Mehrrechnersystem ohne grund-
legende Schaltungsänderungen, sondern allein durch
Vervielfachung von wenigen Baugruppen und Ein-/Aus-
5 gängen leicht möglich ist, wie weiter unten bei der
Beschreibung der Fig. 3 ausgeführt ist.

In Fig. 1 ist der Zusammenhang der für die gesam-
te Synchronisation, d.h. von einer Vorsynchronisa-
tion bis zum synchronisierten Datentransfer, wesent-
10 lichen binären Signale als Funktion der Zeit unter-
einander dargestellt. Einzelne charakteristische
Zeitpunkte der Signale sind zusätzlich durch einge-
kreiste Ziffern gekennzeichnet. Die Doppelwellen-
linien kennzeichnen einen Zeitabschnitt, in dem die
15 Signale für eine nicht näher definierte Zeit jeweils
unverändert bleiben.

Eine Interrupt-Aufforderung eines Prozesses wird
zuerst in einer ersten Datenverarbeitungsanlage er-
kannt, ausgewertet und hat als binäres Signal den
20 für die Synchronisation auszuwertenden Interrupt $Il.k$
zur Folge. Der Buchstabe k bei der Kennzeichnung des
Interrupts $Il.k$ deutet an, daß von dem Prozeß k ver-
schiedene Interrupt-Aufforderungen an die Datenverar-
beitungsanlagen absetzbar sind, die in der ersten
25 Datenverarbeitungsanlage zu den Interrupts $Il.0$ bis
 $Il.k$ und in der zweiten Datenverarbeitungsanlage zu
den Interrupts $I2.0$ bis $I2.k$ führen.

Der Interrupt $Il.k$ der ersten Datenverarbeitungsan-
lage wird zwar zum Zeitpunkt 11 durch die Änderung
30 des Signalzustands von "0" auf "1" aktiv, bleibt je-
doch für die erste Datenverarbeitungsanlage zunächst
unwirksam. Der Interrupt $I2.k$ der zweiten Datenverar-
beitungsanlage - obwohl durch die gleiche Interrupt-

1 Anforderung des Prozesses ausgelöst - wird erst zu
einem späteren Zeitpunkt 12 aktiv, der von Lauf-
zeitverzögerungen auf Leitungen oder in Baugruppen
der zweiten Datenverarbeitungsanlage oder unter-
5 schiedlichen internen Datenverarbeitungszeiten ab-
hängt, so daß von dem Auftreten des Interrupts I1.k
noch nicht auf den Zeitpunkt 12 des Aktivwerdens des
Interrupts I2.k geschlossen werden kann.

Aus den beiden erst zum Zeitpunkt 12 aktiven In-
10 terrupts I1.k und I2.k wird als Vorsynchronisation
durch logische UND-Verknüpfung ein Interrupt-Sig-
nal INT gebildet, wie aus der Übereinstimmung der
positiven Flanken des Interrupts I2.k und des In-
errupt-Signals INT ablesbar ist. Damit wird die
15 Interrupt-Aufforderung des Prozesses wirksam und
eine Auswertung eingeleitet, um die Datenverarbei-
tungsanlage mit dem höchsten Zählerstand zu bestim-
men.

Nachfolgend werden die Signale dargestellt, die
20 eine Änderung der Zählerstände und ein Unterbrechen
der Programmbearbeitung beim Auftreten des Inter-
rupt-Signals INT bewirken sowie beim Vergleichen
der Zählerstände auftreten.

Dazu ist unter dem Interrupt-Signal INT das Fetch-
25 Signal NM11, auch als Fetch-Impulse NM11 bezeichnet,
der ersten Datenverarbeitungsanlage dargestellt.
Die Bezeichnungen n-1, n, n+1 oder n+2 geben in Ver-
bindung mit dem logischen Pegel "1" des Fetch-Sig-
nals NM11 die Ausführungsphase des entsprechenden
30 Programmbefehls, des Makrobefehls, an. Die positiven
Flanken des Fetch-Signals NM11 werden für die erste
Datenverarbeitungsanlage gezählt, so daß der Zähler
zum Zeitpunkt 13 den der Befehlsbezeichnung n ent-

1 sprechenden Zählerstand aufweist. Das Fetch-Signal
NMI2, auch Fetch-Impulse NMI2, der zweiten Daten-
verarbeitungsanlage ist mit den entsprechenden Be-
zeichnungen dargestellt. Jedoch ist zum Zeitpunkt 13
5 ein Zählerstand $n-2$ ausgewiesen, da die zweite Da-
tenverarbeitungsanlage in der Verarbeitung der Be-
fehle zurückliegt. Daher wird, ausgelöst durch das
Interrupt-Signal INT, als Vergleichsergebnis ge-
speichert, daß die erste Datenverarbeitungsanlage
10 zum Zeitpunkt 13 den höchsten Zählerstand n auf-
wies und damit die vorausseilende Datenverarbeitungs-
anlage darstellt, und so ein Interrupt-Enable-Sig-
nal INT-EN1 gebildet.

15 Zum Ausgleich interner Laufzeiten der Datenverar-
beitungsanlagen ist vorgesehen, daß noch zwei wei-
tere Befehle $n+1$ und $n+2$ verarbeitet werden, so
daß das Interrupt-Enable-Signal INT-EN1 erst zum
Zeitpunkt 16 ein Mikroprogramm zur Interrupt-Ver-
arbeitung auslösen kann. Die durch die beiden wei-
20 teren Befehle $n+1$ und $n+2$ im Fetch-Signal NMI1 zu
den Zeitpunkten 14 und 15 auftretenden positiven
Flanken werden jedoch nicht mehr gezählt, so daß
der Zählerstand n für die erste Datenverarbeitungs-
anlage unverändert bestehen bleibt.

25 Wie an dem Fetch-Signal NMI2 zu erkennen ist, sind
vom Zeitpunkt 12 an, dem Wirksamwerden des Inter-
rupt-Signals INT, in der zweiten Datenverarbeitungs-
anlage zunächst noch die Befehle $n-2$ und $n-1$ zu ver-
arbeiten, so daß ein Gleichziehen mit dem Zähler-
30 stand n der ersten Datenverarbeitungsanlage erst
zum Zeitpunkt 18 mit der positiven Flanke des Be-
fehls n erfolgt. Die beiden Befehle $n+1$ und $n+2$ wer-
den dann ebenso in der zweiten Datenverarbeitungs-
anlage noch verarbeitet und danach zum Zeitpunkt 21

1 das Mikroprogramm zur Interrupt-Verarbeitung vom
anstehenden Interrupt-Enable-Signal INT-EN2 aus-
gelöst.

5 An Vergleichssignalen GT, EQ und LT ist das Ergeb-
nis des Vergleichs der Zählerstände beider Daten-
verarbeitungsanlagen abzulesen. Zunächst ist der
Zählerstand der ersten Datenverarbeitungsanlage
größer als der der zweiten Datenverarbeitungsanla-
ge und das Vergleichssignal GT hat den logischen
10 Zustand "1". Zum Zeitpunkt 18 geht das Vergleichs-
signal EQ vom logischen Zustand "0" in den Zustand
"1" über, da die zweite Datenverarbeitungsanlage den
Befehl n bearbeitet und beide Zählerstände gleich
sind. Da andererseits der Zählerstand der ersten
15 Datenverarbeitungsanlage nie kleiner als der Zäh-
lerstand der zweiten Datenverarbeitungsanlage ist,
bleibt das Vergleichssignal LT stets im Zustand "0".

Im wesentlichen sind damit am Zustandekommen des
Interrupt-Enable-Signals INT-EN1 der ersten Daten-
20 verarbeitungsanlage mit dem höchsten Zählerstand
das Interrupt-Signal INT, das Fetch-Signal NM11
und das Vergleichssignal GT beteiligt, wohingegen
für die zweite Datenverarbeitungsanlage das Inter-
rupt-Enable-Signal INT-EN2 vom Interrupt-Signal INT,
25 dem Fetch-Signal NMI2 und dem Vergleichssignal EQ
abhängig ist.

Im unteren Teil der Fig. 1 sind die unmittelbar
an der Synchronisation beteiligten Signale darge-
stellt.

30 Das zum Zeitpunkt 16 gestartete Mikroprogramm zur
Interrupt-Verarbeitung in der ersten Datenverarbei-
tungsanlage schaltet zum Zeitpunkt 17 das Synchron-

- 1 signal SYNC 1 in den logischen Zustand "1". Das
gleiche Mikroprogramm ist in der zweiten zurück-
liegenden Datenverarbeitungsanlage jedoch erst
zum Zeitpunkt 21 gestartet worden, so daß das ent-
5 sprechende Synchronsignal SYNC 2 erst zum Zeit-
punkt 22 vom Zustand "0" in den Zustand "1" wech-
selt. Damit sind von diesem Zeitpunkt 22 an beide
Synchronsignale SYNC 1 und SYNC 2 eingeschaltet,
lösen ein Synchron-Accept-Signal SYNC-ACC aus und
10 der synchronisierte Datentransfer beginnt unter
der Kontrolle des Interrupt-Mikroprogramms. Damit
ist eine Feinsynchronisation bis hin zu dem den
synchronisierten Datentransfer direkt auslösenden
Mikroprogrammschritt erreicht. Das Synchron-Accept-
15 Signal SYNC-ACC und damit die Freigabe des Daten-
transfers wird durch das am längsten anstehende
Synchronsignal SYNC 1 zum Zeitpunkt 24 beendet, um
sicherzustellen, daß bei unabhängigen Takten der
Datenverarbeitungsanlagen die Freigabe des Daten-
20 transfers für die langsamere Datenverarbeitungs-
anlage bestehen bleibt. Die Setzbedingung für das
Synchron-Accept-Signal SYNC-ACC ist damit die Kon-
junktion der Synchron-Signale SYNC 1 und SYNC 2,
wohingegen die Löschedingung ihre Disjunktion ist.
- 25 In Fig. 2 ist das Blockschaltbild eines Prozeßsteu-
erungssystems dargestellt, dessen Kern ein Doppel-
rechnersystem ist, um für die anfallenden Steuerungs-
aufgaben ein höchstmögliches Maß an Sicherheit zu
erreichen.
- 30 Der Prozeß 50 stellt ganz allgemein eine zu steuern-
de oder regelnde technische, physikalische oder che-
mische Anlage dar, die über den Prozeßbus 51 mit ei-
ner ersten Datenverarbeitungsanlage 100 und einer
zweiten Datenverarbeitungsanlage 200 verbunden ist.

1 Über den Prozeßbus 51 werden alle erforderlichen
Steuerungs- oder Regeldaten von den Datenverar-
beitungsanlagen 100 bzw. 200 an den Prozeß 50 und
umgekehrt alle Meß- und Prüfergebnisse, Fehler und
5 Alarmmeldungen sowie weitere für Steuerung und
Dokumentation erforderliche Informationen an die
Datenverarbeitungsanlagen 100 und 200 übertragen.
Dabei wird der Datenaustausch für einen Großteil
10 dieses Daten durch eine Interrupt-Anforderung des
Prozesses 50 oder eine der Datenverarbeitungsanla-
gen 100, 200 initiiert. Diese Interrupt-Anforde-
rung vom Prozeß 50 oder auch von der Peripherie
kann einerseits in entsprechenden Interfaceschal-
tungen der Datenverarbeitungsanlagen 100, 200 aus
15 den übertragenen Daten erkannt werden. Es sind an-
dererseits häufig Systeme üblich, bei denen spe-
zielle Interrupt-Verbindungen vom Prozeß oder der
Peripherie zu den entsprechenden Interfaceschal-
tungen vorgesehen sind, an denen binäre Signale
20 Interrupt-Anforderungen unmittelbar anzeigen. Für
die weitere Beschreibung soll der Einfachheit hal-
ber angenommen werden, daß der Prozeß 50 über den
Prozeßbus 51 Daten abgesetzt hat, die einen Inter-
rupt bewirken, nach dessen Auswertung in den Da-
25 tenverarbeitungsanlagen 100 und 200 ein Datentrans-
fer vom Prozeß 50 her erfolgt.

Die Datenverarbeitungsanlagen 100 und 200 sind völ-
lig identisch aufgebaut und über identische Ein-
und Ausgänge mit einer Überwachungseinheit 300 ver-
30 bunden. Daher werden für die Beschreibung gleiche
Bezeichnungen der Baugruppen gewählt, bei denen
sich jedoch die Bezugszeichen in der ersten Ziffer
unterscheiden.

Die Datenverarbeitungsanlage 100, 200 weist ein

1 Prozeß-Interface 110, 210 mit nachgeschalteter, an
sich bekannter Interrupt-Logik 120, 220 auf, das an
den Prozeßbus 51 angeschlossen ist. Steuerung und
Überwachung aller zentralen Funktionen der Daten-
5 verarbeitungsanlage 100, 200 erfolgt durch den Zen-
tralprozessor 130, 230, der ein Steuerwerk 131, 231
aufweist, das ausgangsseitig mit einem Programmre-
gister 133, 233 über einen Fetch-Impulseingang 134,
234 zusammengeschaltet ist. Zum Austausch von Steuer-
10 und Ergebnisdaten ist der Zentralprozessor 130, 230
über ein internes Bussystem 140, 240 mit einem In-
terrupt-Prozessor 170, 270 sowie dem Prozeß-Inter-
face 110, 210 und der Interrupt-Logik 120, 220 ver-
bunden. Unter der Baueinheit "Peripheriegeräte 160,
15 260" sind dabei alle für den Betrieb der Datenverar-
beitungsanlage 100, 200 erforderlichen peripheren
Geräte, wie Bandgeräte, Plattenspeicher, Datensicht-
geräte etc. einschließlich zugehöriger Interfaces,
zusammengefaßt. Zur Weitergabe von Interrupts sind
20 diese Peripheriegeräte 160, 260 ebenfalls mit der
Interrupt-Logik 120, 220 verbunden. Die Interrupt-
Logik 120, 220 ist über k+1 verschiedene Leitungen
121, 221, an eine Interrupt-Enable-Einheit 310 an-
geschlossen, die eine Baugruppe der Überwachungs-
25 einheit 300 ist. Die an den k+1 Leitungen 121 bzw.
221 getrennt anstehenden Interrupts I1.0 bis I1.k
bzw. I2.0 bis I2.k sind in der Interrupt-Einheit
310 an UND-Tore 311.0 bis 311.k angeschaltet, die
ausgangsseitig über das ODER-Tor 312 zusammenge-
30 faßt werden. An dem ODER-Tor 312, das über Rücklei-
tungen mit der Interrupt-Logik 120, 220 verbunden
ist, steht ausgangsseitig das Interrupt-Signal INT
als für beide Datenverarbeitungsanlagen 100 und 200
identische Interrupt-Signale INT1 und INT2 an.

- 1 Die Überwachungseinheit 300 weist ferner eine Zählereinheit 330 mit dem der ersten Datenverarbeitungsanlage 100 zugeordneten Zähler 331 und dem
5 der zweiten Datenverarbeitungsanlage 200 zugeordneten Zähler 335 auf. Ihre Zählimpulseingänge 332 und 336 sind über UND-Stufen 135 und 235 an die Fetch-Impulseingänge 134 und 234 der Programmregister 133 und 233 angeschlossen. Der Zählereinheit 330 ist eine Vergleichseinheit 350 in der Weise
10 nachgeschaltet, daß die Zähler 331 und 335 an einen Vergleicher 353 angeschlossen sind. Die Vergleichseinheit 350 weist ferner eine Auswerteschaltung 355 mit den ODER-Gattern 355.1 und 355.2 und nachgeschalteten Kippschaltungen 356 und 357 auf,
15 deren Takteingänge mit einer Logikschaltung 359 über deren Steuerausgang 359.1 verbunden sind. Das ODER-Gatter 355.1 zum Ansteuern der Kippschaltung 356 ist mit dem GT- und EQ-Ausgang des Vergleichers 353 und das ODER-Tor 355.2 zum Ansteuern der
20 Kippschaltung 357 mit dem EQ- und dem LT-Ausgang verbunden. An die Logikschaltung 359, von der weitere Einzelheiten in Fig. 5 dargestellt sind, ist eingangsseitig über einen Taktsignaleingang 359.2 ein Taktgeber 370 angeschlossen und sie ist über
25 Verbindungen zu Interrupt-Signalausgängen 125, 225 und zu Fetch-Impulseingängen 134, 234 mit dem Interrupt-Signal INT1, INT2 und den Fetch-Impulsen NM11, NM12 ansteuerbar.
- 30 Die Kippschaltungen 356 und 357 sind den Datenverarbeitungsanlagen 100 bzw. 200 jeweils speziell zugeordnet. Ihre Q-Ausgänge sind daher über Zählersteuereingänge 333 bzw. 334 mit den entsprechenden Zählern 331 bzw. 335 sowie über die Interrupt-Enable-Eingänge 172 bzw. 272 mit den Interrupt-Prozessoren
35 170 bzw. 270 und invertierenden Eingängen der

- 1 UND-Stufen 135 bzw. 235 zusammengeschaltet.

5 Eine in die Überwachungseinheit 300 mit einbezogene Synchronereinheit 380 ist mit ihren Synchroneingängen 381 und 382 an die Interrupt-Prozessoren 170 und 270
10 angeschlossen. Die Synchroneingänge 381 und 382 sind zur Ansteuerung des J-Eingangs eines Flip-Flops 385 über eine UND-Schaltung 386 und zur Ansteuerung des K-Eingangs über eine ODER-Schaltung 387 verbunden. Der Q-Ausgang des Flip-Flops 385 ist zum Auslösen
15 von synchronisierten Datentransfers durch das Synchron-Accept-Signal SYNC-ACC mit den Synchron-Accept-Eingängen 175 und 275 der Interrupt-Prozessoren 170, 270 verbunden. Der \bar{Q} -Ausgang des Flip-Flops 385 mit dem invertierten Synchron-Accept-Signal $\overline{\text{SYNC-ACC}}$ ist
20 an die Clear-Eingänge der Kippschaltungen 356 und 357 und an den Rücksetzeingang 359.3 der Logikschaltung 359 angeschlossen, außerdem ist das Flip-Flop 385 zur Übernahme von Steuertakten mit dem Taktgeber 370 eingangsseitig verbunden.

20 Die Funktionsweise soll im folgenden noch einmal zusammengefaßt werden. Aufgrund der vom Prozeß 50 über den Prozeßbus 51 an die Datenverarbeitungsanlagen 100, 200 übertragenen Daten wird im Prozeß-Interface 110 ein Interrupt generiert, an die
25 Interrupt-Logik 120, 220 weitergeschaltet und dort gespeichert. Die Interrupt-Logik 120, 220 erzeugt in bekannter Weise ein binäres Signal wie zum Auslösen einer Interrupt-Verarbeitung erforderlich wäre, wenn nur eine einzelne Datenverarbeitungsanlage am
30 Prozeßsteuerungssystem beteiligt ist. Bei zwei Datenverarbeitungsanlagen 100, 200 werden hingegen einander entsprechende Interrupts I1.k und I2.k, z. B. I1.1 und I2.1, generiert, die nicht mehr direkt die Interrupt-Verarbeitung sondern erst einen
35 Synchronisationsvorgang der Datenverarbeitungsanla-

1 gen einleiten. Die Interrupts I1.1 und I2.1 werden
über die Leitungen 121 und 221 an die Überwachungs-
einheit 300 übertragen, in dem UND-Tor 311.1 ver-
knüpft und dann durchgeschaltet, wenn beide Inter-
5 rupts I1.1 und I2.1 am UND-Tor 311.1 den logischen
Wert "1" angenommen haben. Über das ODER-Tor 312
ergibt sich dann das Interrupt-Signal INT, das als
Interrupt-Signale INT1, INT2 über die Interrupt-Lo-
gik 120, 220, in der dann z. B. noch eine Statusaus-
10 wertung erfolgt, an die Vergleichseinheit 350 durch-
geschaltet wird.

Von den Ausgängen GT, EQ, LT des Vergleichers 353 hat
jeweils nur ein Ausgang den logischen Zustand "1".
Hat beispielsweise der Zähler 331, der die Fetch-Im-
15 pulse NM11 am Programmregister 133 zählt, den größe-
ren Zählerstand, so ist der GT-Ausgang auf logisch "1",
wie auch in Fig. 1 für das Vergleichssignal GT darge-
stellt ist. Über das ODER-Gatter 355.1 liegt somit
der logische Pegel "1" auch am Dateneingang der Kipp-
20 schaltung 356, die mit dem nächsten Taktimpuls durch-
geschaltet wird, wenn die Auswertung von der Logik-
schaltung 359 aufgrund der anstehenden Interrupt-
Signale INT1, INT2 und Fetch-Impulse NM11 und NM12
freigegeben wird. Der Q-Ausgang der Kippschaltung
25 356 weist dann den logischen Pegel "1" des Interrupt-
Enable-Signals INT-EN1 zum Ansteuern des Interrupt-
Prozessors 170 und zum Stoppen des Zählers 331 auf.
Aufgrund des Interrupt-Enable-Signals INT-EN1 wird
im Interrupt-Prozessor 170 ein Interrupt-Mikroprogramm
30 gestartet und löst nach einer Folge von Befehlen, die
dazu dienen den Verarbeitungszustand der Datenverar-
beitungsanlage 100 vor dem Interrupt zu retten, um
nach Beendung des Interrupts einen Weiterlauf des Pro-
gramms zu ermöglichen, das Synchronsignal SYNC1 aus,
35 das am Synchroneneingang 381 den logischen Zustand "1"
annimmt. Da eine erforderliche Rückmeldung über den

- 1 Synchron-Accept-Eingang 175 zum Starten des syn-
chronen Datentransfers zunächst nicht eintrifft -
am Synchroneingang 382 ist noch der logische Zu-
stand "0" vorhanden - geht der Interrupt-Prozes-
5 sor 170 zunächst in eine Warteschleife.

- Nach dem Gleichziehen des Zählers 335 mit dem Zäh-
ler 331 ergibt sich auch am EQ-Ausgang des Ver-
gleichers 353 ein logischer Zustand "1", der über
das ODER-Gatter 355.2 die bereits durch die Logik-
10 schaltung 359 vorbereitete Kippschaltung 357 um-
schaltet und somit auch in der zweiten Datenver-
arbeitungsanlage 200 den Interrupt-Prozessor 270
startet, der dann mikrobefehlgesteuert ein Syn-
chronsinal SYNC2 mit dem logischen Pegel "1" an
15 den Synchroneingang 382 anlegt. Damit stehen beide
Interrupt-Prozessoren 172, 270 an dem gleichen Mi-
krobefehl. Das Flip-Flop 385 ändert nun mit dem
nächsten Taktimpuls seinen Zustand, startet über
die Synchron-Accept-Eingänge 175, 275 den synchro-
20 nisierten Datentransfer und setzt die Kippschal-
tungen 356 und 357 und die Logikschaltung 359 zu-
rück, um einen Neustart des Interrupt-Mikropro-
gramms zu verhindern. Das Flip-Flop 385 und damit
das Synchron-Accept-Signal SYNC-ACC wird erst dann
25 wieder zurückgesetzt, wenn an seinem K-Eingang der
logische Zustand "0" vorliegt. Das ist jedoch erst
der Fall, wenn beide Synchronsignale SYNC1 und
SYNC2 mikroprogrammgesteuert den logischen Zustand
"0" angenommen und somit angezeigt haben, das der
30 synchronisierte Datentransfer beendet ist. Die Rück-
meldung dieses Zustandes vom Interrupt-Prozessor 170
an das Steuerwerk 131 führt dann zum nächsten Fetch-
Impuls NM11, NM12 und zur Fortsetzung der Programm-
verarbeitung.

1 Soll gemäß einem zweiten Ausführungsbeispiel der Pro-
zeß 50 zur Steigerung der Sicherheit zusätzlich durch
eine dritte, ebenfalls über den Prozeßbus 51 ange-
koppelte Datenverarbeitungsanlage gesteuert werden,
5 so bleibt das ohne schaltungstechnische Auswirkungen
auf die beiden bereits eingesetzten Datenverarbei-
tungsanlagen. Allein die Überwachungseinheit 300 ist
zu modifizieren. Dabei sind die Änderungen in der In-
10 terrupt-Einheit 310 und der Synchroneinheit 380 be-
sonders einfach. In der Interrupt-Einheit 310 sind
UND-Tore 311.0 bis 311.k mit einem zusätzlichen drit-
ten Eingang für Interrupts I3.0 bis I3.k vorzusehen,
weiterhin ist eine dritte Rückleitung für ein In-
15 terrupt-Signal INT3 an das ODER-Tor 312 anzuschlie-
ßen.

In der Synchroneinheit 380 sind die UND-Schaltung 386
und die ODER-Schaltung 387 jeweils um einen Eingang
für ein Synchronsignal SYNC3 zu erweitern und der
Q-Ausgang des Flip-Flops 385 ist zusätzlich mit ei-
20 nem Synchron-Accept-Eingang der dritten Datenverar-
beitungsanlage zu verbinden.

In Fig. 3 sind die Erweiterungen der Zählereinheit
330 und der Vergleichseinheit 350 als Blockschaltbild
dargestellt. Die Zählereinheit 330 weist einen wei-
25 teren Zähler 337 auf, an dessen Zählimpulseingang 338
ein Fetch-Impulssignal NMI3 der dritten Datenverar-
beitungsanlage ansteht. Die Vergleichseinheit 350
weist zwei weitere Vergleicher 353.1 und 353.2 auf,
wobei der Vergleicher 353.1 eingangsseitig mit dem
30 Zähler 331 sowie mit dem weiteren Zähler 337 und
der Vergleicher 353.2 eingangsseitig mit dem Zäh-
ler 335 sowie mit dem weiteren Zähler 337 verbunden
ist. Durch die beiden zusätzlichen Vergleicher 353.1
und 353.2 ist eine eindeutige Entscheidung zu tref-
35 fen, welcher der drei möglichen Zählerstände der

1 Zähler 331, 335 und 337 der größte ist und ob die
jeweils anderen Zählerstände mit dem größten Zähler-
5 lerstand gleichgezogen sind. Dazu wird die Auswerteschaltung 355 um UND-Gatter 354.1 bis 354.9 erweitert. Das UND-Gatter 354.1 ist an die GT-Ausgänge
10 der Vergleicher 353 und 353.1 angeschlossen und nimmt ausgangsseitig den logischen Zustand "1" an, wenn der Zählerstand des Zählers 331 größer ist als
15 der des Zählers 335 und der des Zählers 337. Das UND-Gatter 354.2 ist mit dem LT-Ausgang des Vergleichers 353
20 und dem GT-Ausgang des Vergleichers 353.2 verbunden und sein ausgangsseitiger logischer Zustand "1" gibt an, daß der Zähler 335 den größten Zähler-
25 stand aufweist. Das UND-Gatter 354.3 ist ferner mit der LT-Ausgängen des Vergleichers 353.1 und 353.2
30 verbunden und kennzeichnet durch den logischen Zustand "1", daß der Zähler 337 den größten Zählerstand aufweist. An das ODER-Gatter 355.3 sind ein-
gangsseitig das UND-Gatter 354.1, das mit dem EQ-Ausgang des Vergleichers 353 und mit dem UND-Gatter 354.2 verbundene UND-Gatter 354.4 sowie das
35 mit dem EQ-Ausgang des Vergleichers 353.1 und dem UND-Gatter 354.3 verbundene UND-Gatter 354.5 angeschlossen. Das ODER-Gatter 355.4 ist eingangsseitig mit dem UND-Gatter 354.2, dem mit dem EQ-Ausgang
des Vergleichers 353 und dem UND-Gatter 354.1 eingangsseitig verbundenen UND-Gatter 354.6 sowie dem mit dem EQ-Ausgang des Vergleichers 353.2 und
dem UND-Gatter 354.3 eingangsseitig verbundenen UND-Gatter 354.7 verbunden. Die ODER-Gatter 355.3 und 355.4 entsprechen den um jeweils einen Eingang
erweiterten ODER-Gattern 355.1 und 355.2 in Fig. 2. Ein ODER-Gatter 355.5 mit einer entsprechenden Beschaltung ist zur Ansteuerung der dritten Datenver-
arbeitungsanlage in der Auswerteschaltung 355 darüber hinaus vorgesehen. Das ODER-Gatter 355.5 ist

1 eingangsseitig an das UND-Gatter 354.3, über das
UND-Gatter 354.8 an den EQ-Ausgang des Verglei-
chers 353.1 und das UND-Gatter 354.1 sowie über
5 das UND-Gatter 354.9 an den EQ-Ausgang des Ver-
gleichers 353.2 und das UND-Gatter 354.2 ange-
schlossen.

Ausgangsseitig sind die ODER-Gatter 355.3 und
355.4, wie bereits die ODER-Gatter 355.1 und 355.2
in Fig. 2, mit den Kippschaltungen 356 und 357 ver-
10 bunden. Dem zusätzlichen ODER-Gatter 355.5 ist ei-
ne weitere Kippschaltung 358 nachgeschaltet, die
mit ihrem Takteingang ebenso an die Logikschal-
tung 359 und mit ihrem Clear-Eingang an die Syn-
chroneinheit 380 (hier nicht dargestellt) ange-
15 schlossen ist. An dem Q-Ausgang der Kippschal-
tung 358 steht ausgangsseitig das Interrupt-Enable-
Signal INT-EN3 zum Starten des Interrupt-Mikropro-
gramms der dritten Datenverarbeitungsanlage an. Der
Q-Ausgang ist ferner mit dem Zähler 337 verbunden,
20 um den Zählerstand bei Auftreten des Interrupt-En-
able-Signals INT-EN3 zu löschen.

In Fig. 4 ist eine Zusatzschaltung 360 dargestellt,
die die Vorrichtung gemäß dem zweiten Ausführungs-
beispiel zu einem dritten Ausführungsbeispiel er-
25 gänzt. An der Zusatzschaltung 360 stehen eingangs-
seitig die Interrupt-Enable-Signale INT-EN1, INT-
EN2 und INT-EN3, die Ausgangssignale der Kippschal-
tungen 356, 357 und 358 in Fig. 3 an. Die logische
UND-Verknüpfung der der jeweiligen Datenverarbei-
30 tungsanlage zugeordneten Interrupt-Enable-Signale
INT-EN1 bis INT-EN3 ergibt ausgangsseitig ein ge-
meinsames Interrupt-Enable-Signal INT-EN an der Zu-
satzschaltung 360, der die Interrupt-Prozessoren
der drei Datenverarbeitungsanlagen eingangsseitig

1 nachgeschaltet sind. Das gemeinsame Interrupt-En-
able-Signal INT-EN bewirkt beim Übergang auf den
logischen Zustand "1" den gleichzeitigen Start
der Interrupt-Verarbeitung, d.h. des Interrupt-
5 Mikroprogramms in allen Datenverarbeitungsanla-
gen.

In Fig. 5 ist die in dem ersten Ausführungsbei-
spiel eingesetzte Logikschaltung 359 dargestellt.
Die Logikschaltung 359 weist eine UND-Schaltung
10 359.4, eine Kippstufe 359.5 und ein Schaltwerk
359.6 auf. Die UND-Schaltung 359.1 ist eingangs-
seitig von den Interrupt-Signalen INT1 und INT2
sowie dem Schaltwerk 359.6 ansteuerbar und ausgangs-
seitig mit dem J-Eingang der Kippstufe 359.5 ver-
15 bunden. Ein K-Eingang der Kippstufe 359.5 ist an
das Schaltwerk 359.6 angeschlossen. Eingangssei-
tig ist das Schaltwerk mit den Fetch-Impulsen NM11
und NM12 ansteuerbar und mit dem Taktsignalein-
gang 359.2, dem Rücksetzeingang 359.3 sowie dem
20 \bar{Q} -Ausgang der Kippstufe 359.5 zusammengeschaltet.
Der \bar{Q} -Ausgang der Kippstufe 359.5, die ebenfalls
mit dem Taktsignaleingang 359.2 verbunden ist, ist
außerdem an den Steuerausgang 359.1 angeschlossen.

Durch das an sich bekannte Schaltwerk 359.6 wird
25 die Auswertung der Interrupt-Signale INT1, INT2
bezüglich der Fetch-Impulse NM11 und NM12 sowie des
Taktes koordiniert. Insbesondere wird durch die
Rückkopplung vom \bar{Q} -Ausgang der Kippstufe 359.5 auf
das Schaltwerk 359.6 gewährleistet, daß erkannte
30 Interrupts II.k, I2.k, aus denen die Interrupt-
Signale INT1, INT2 resultieren, ausgeführt sind,
bevor neue wirksam werden. Beide Kippschaltungen
356 und 357 (Fig.2) müssen daher erst geschaltet
und die Interrupt-Prozessoren ausgelöst haben, be-

- 1 vor das Flip-Flop 385 (Fig. 2) das Schaltwerk 359.6 in seinen Ausgangszustand zurücksetzt.

- . - . - . -

PATENTANSPRÜCHE

- 1 1. Verfahren zur Synchronisation von zwei oder mehr
Datenverarbeitungsanlagen, die zur wechselwei-
sen Steuerung von nicht unterbrechbaren Prozes-
sen im Stand-By-Betrieb eingesetzt sind und die
5 jeweils gleiche, aus Befehlen aufgebaute Pro-
gramme verarbeiten, dadurch gekennzeichnet, daß
verarbeitete Befehle für jede Datenverarbeitungs-
anlage (100, 200) getrennt gezählt und laufend
10 die Zählerstände verglichen werden, daß in der
Datenverarbeitungsanlage (100, 200) mit einem
höchsten Zählerstand die Verarbeitung weiterer
Befehle nach dem Auftreten eines Interrupts (I1.k,
I2.k) unterbrochen wird, daß in der oder den im
Zählerstand zurückliegenden Datenverarbeitungs-
15 anlagen (100, 200) nach Erreichen dieses höchsten
Zählerstandes die Verarbeitung weiterer Befehle
ebenso unterbrochen wird und daß bei gleichem
Zählerstand aller Datenverarbeitungsanlagen (100,
200) ein synchronisierter Datentransfer ausge-
20 löst wird.
2. Verfahren nach Anspruch 1, dadurch gekennzeich-
net, daß die Zahl verarbeiteter Befehle durch
Zählen der Fetch-Impulse (NMI1, NMI2, NMI3) be-
stimmt wird, die das Laden einer Adresse des je-
25 weils nächsten zu verarbeitenden Befehls be-
wirken.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekenn-
zeichnet, daß das Unterbrechen der Verarbeitung
von einem jeder Datenverarbeitungsanlage zugeord-
30 neten Interrupt-Enable-Signal (INT-EN1, INT-EN2,
INT-EN3, INT-EN) ausgelöst wird, daß das Interrupt-
Enable-Signal (INT-EN1, INT-EN2, INT-EN3, INT-EN)

- 1 durch ein Interrupt-Signal (INT, INT1, INT2, INT3)
aktiviert wird, wenn beim Vergleich die jeweilige
Datenverarbeitungsanlage (100, 200) den größten
Zählerstand aufweist oder mit dem größten Zähler-
5 stand gleichgezogen hat, und daß das Interrupt-
Signal (INT, INT1, INT2, INT3) nur dann ansteht,
wenn ein Interrupt (I1.k, I2.k) von mindestens zwei
Datenverarbeitungsanlagen(100,200) aufgenommen wor-
den ist.
- 10 4. Verfahren nach Anspruch 3, dadurch gekennzeichnet,
daß beim Anstehen eines Interrupt-Enable-Signals
(INT-EN1, INT-EN2, INT-EN3, INT-EN) unmittelbar
das Zählen der Fetch-Impulse(NMI1, NMI2, NMI3) ge-
stoppt wird, während das Unterbrechen der Verar-
15 beitung weitere Befehle um eine vorgebbare Anzahl
von Befehlen verzögert ausgelöst wird.
- 20 5. Verfahren nach Anspruch 3 oder 4, dadurch gekenn-
zeichnet, daß durch das Interrupt-Enable-Signal
(INT-EN1, INT-EN2, INT-EN3, INT-EN) ein Mikropro-
gramm gestartet wird und daß das Mikroprogramm ein
Synchron-Signal (SYNC1, SYNC2) generiert, welches
das Auslösen des synchronisierten Datentransfers
einleitet.
- 25 6. Verfahren nach Anspruch 5, dadurch gekennzeichnet,
daß das Starten des Mikroprogramms durch das In-
terrupt-Enable-Signal (INT-EN1, INT-EN2, INT-EN3,
INT-EN) bei Zählergleichstand aller Datenverar-
beitungsanlagen (100, 200) freigegeben wird.
- 30 7. Verfahren nach Anspruch 5 oder 6, dadurch gekenn-
zeichnet, daß durch Konjunktion der Synchron-
signale (SYNC1, SYNC2) aller Datenverarbei-
tungsanlagen (100, 200) ein das Auslösen des
synchronisierten Datentransfers bewirkendes

- 1 Synchron-Accept-Signal (SYNC-ACC) gebildet wird.
8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß das Synchron-Accept-Signal (SYNC-ACC) mit dem von allen Datenverarbeitungsanlagen (100, 200) zuletzt verschwindenden Synchronsignal (SYNC1, SYNC2) gelöscht wird.
9. Verfahren nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß Interrupts (I1.k, I2.k) durch programmierte Befehle ausgelöst werden.
10. Verfahren nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß die Zählerstände nach Beenden des synchronisierten Datentransfers gelöscht werden.
11. Vorrichtung zum Ausüben des Verfahrens nach einem der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß eine Überwachungseinheit (300) vorgesehen ist, an welche die Datenverarbeitungsanlagen (100, 200) angeschlossen sind, daß die Überwachungseinheit (300) eine Zählereinheit (330) mit den jeweiligen Datenverarbeitungsanlagen (100, 200) zugeordneten Zählern (331, 332), eine Vergleichseinheit (350) zum Vergleichen der Zählerstände und eine Synchronereinheit (380) zum Auslösen des synchronisierten Datentransfers aufweist, daß die Zählereinheit (330) eingangsseitig mit Fetch-Impulseingängen (134, 234) der Datenverarbeitungsanlagen (100, 200) verbunden ist, daß die Vergleichseinheit (350) eingangsseitig mit Interrupt-Signalausgängen (125, 225) der Datenverarbeitungsanlagen (100, 200), mit der Zählereinheit (330) und der Synchronereinheit (380)

- 1 sowie ausgangsseitig mit Zählersteuereingängen
 (333, 334) und mit Interrupt-Enable-Eingängen
 (172, 272) der Datenverarbeitungsanlagen (100,
5 200) verbunden ist, daß die Synchronereinheit (380)
 eingangsseitig mit Synchroneingängen und ausgangs-
 seitig mit Synchroneingängen (175, 275) der Da-
 tenverarbeitungsanlagen (100, 200) zusamme-
 schaltet ist.
- 10 12. Vorrichtung nach Anspruch 11, dadurch gekennzeich-
 net, daß die Überwachungseinheit (300) eine Inter-
 rupt-Einheit (310) enthält, daß die Interrupt-Ein-
 heit (310) Konjunktionsschaltungen (UND-Tore 311.0
 bis 311.k) aufweist, an die eingangsseitig gleich-
 artige Interrupt-Ausgänge der Datenverarbeitungsan-
15 lagen (100, 200) angeschlossen sind, daß den Kon-
 junktionsschaltungen (UND-Tore 311.0 bis 311.k)
 eine Disjunktionsschaltung (ODER-Tor 312) nachge-
 schaltet ist, an der ausgangsseitig das Interrupt-
 Signal (INT1, INT2) ansteht.
- 20 13. Vorrichtung nach Anspruch 12, dadurch gekenn-
 zeichnet, daß die Vergleichseinheit (350) mit
 den Zählern (331, 335, 337) verbundene Verglei-
 cher (353, 353.1, 353.2) aufweist, denen über ei-
 ne Auswerteschaltung (355) jeder Datenverarbei-
25 tungsanlage (100, 200) zugeordnete Kippschaltun-
 gen (356, 357, 358) nachgeschaltet sind, daß die
 Kippschaltungen (356, 357, 358) über ihren Takt-
 eingang mit einer taktgesteuerten Logikschaltung
 (359), an der eingangsseitig das Interrupt-Sig-
30 nal (INT1, INT2, INT3) ansteht, verbunden sind,
 daß die Kippschaltungen (356, 357, 358) über ihren
 Clear-Eingang mit der Synchronereinheit (380) zusam-
 mengeschaltet sind, daß die Kippschaltungen (356,
 357, 358) ausgangsseitig mit den Zählersteuerein-

- 1 gängen (333, 334) und den Interrupt-Enable-Ein-
gängen (172, 272) verbunden sind und daß die Ver-
gleicher (353, 353.1, 353.2) Größer-, Gleich- und
5 Kleiner Ausgänge (GT, EQ, LT) aufweisen, die über
die Auswerteschaltung (355) mit Dateneingängen
der Kippschaltungen (356, 357, 358) derart ver-
bunden sind, daß die Kippschaltung (356, 357, 358)
setzbar ist, wenn der Zählerstand der jeweiligen
10 Datenverarbeitungsanlage (100, 200) größer als
alle anderen Zählerstände oder gleich dem größten
Zählerstand ist.
14. Vorrichtung nach Anspruch 13, dadurch gekennzeich-
net, daß die Synchroneinheit (380) ein Flip-Flop
(385) mit J- und K-Eingängen aufweist, daß an dem
15 J-Eingang die über eine UND-Logik (386) zusammen-
geschalteten Synchronsignale (SYNC1, SYNC2) und
an dem K-Eingang die über eine ODER-Logik (387)
zusammengeschalteten Synchronsignale (SYNC1,
SYNC2) anstehen, daß ein Q-Ausgang des Flip-
20 Flops (385) mit den Synchroneingängen (175, 275)
der Datenverarbeitungsanlagen (100, 200) und daß
ein \bar{Q} -Ausgang des Flip-Flops (385) mit den Clear-
Eingängen der Kippschaltungen (356, 357, 358) ver-
bunden ist.
- . - . - . -

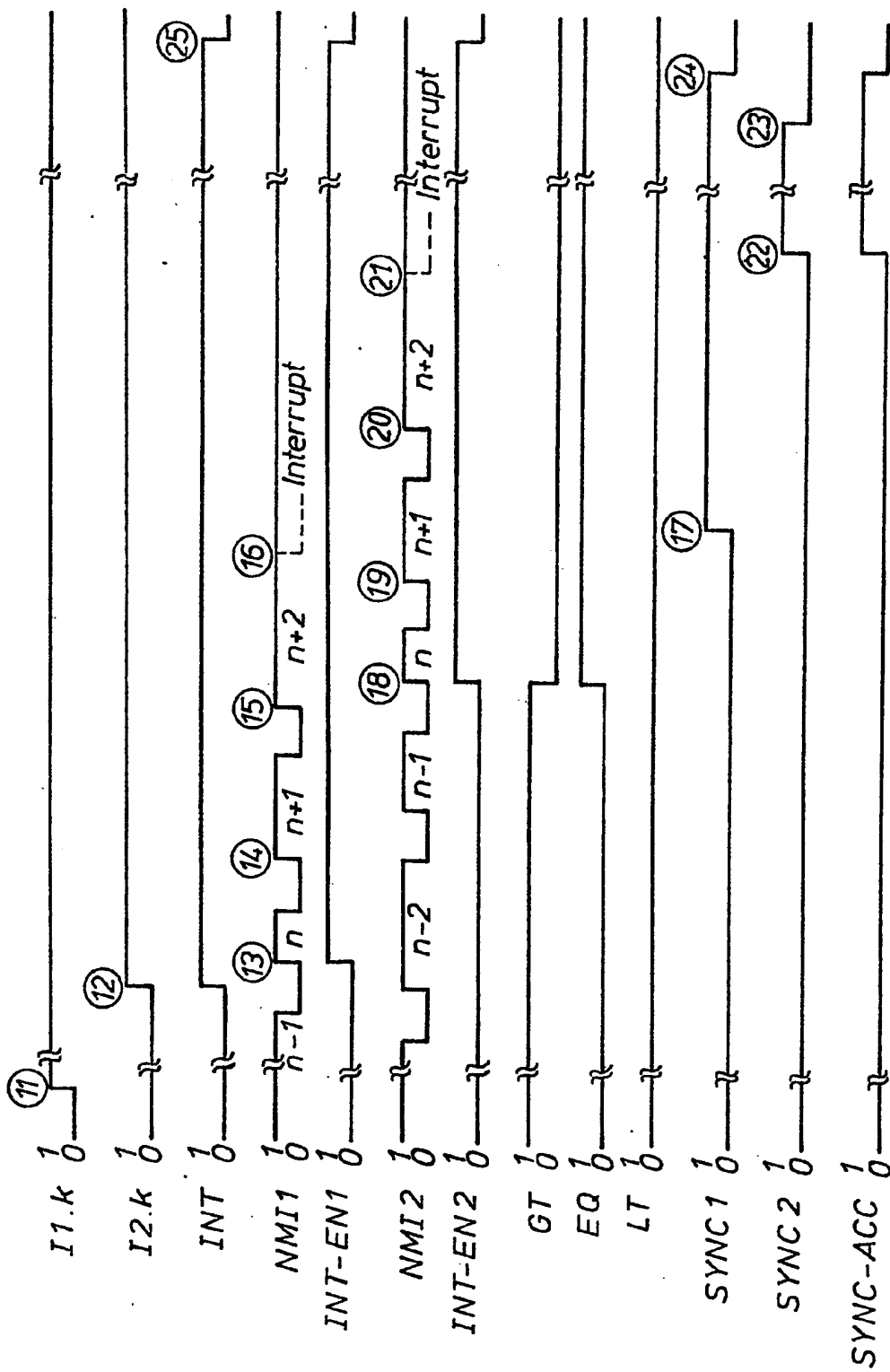
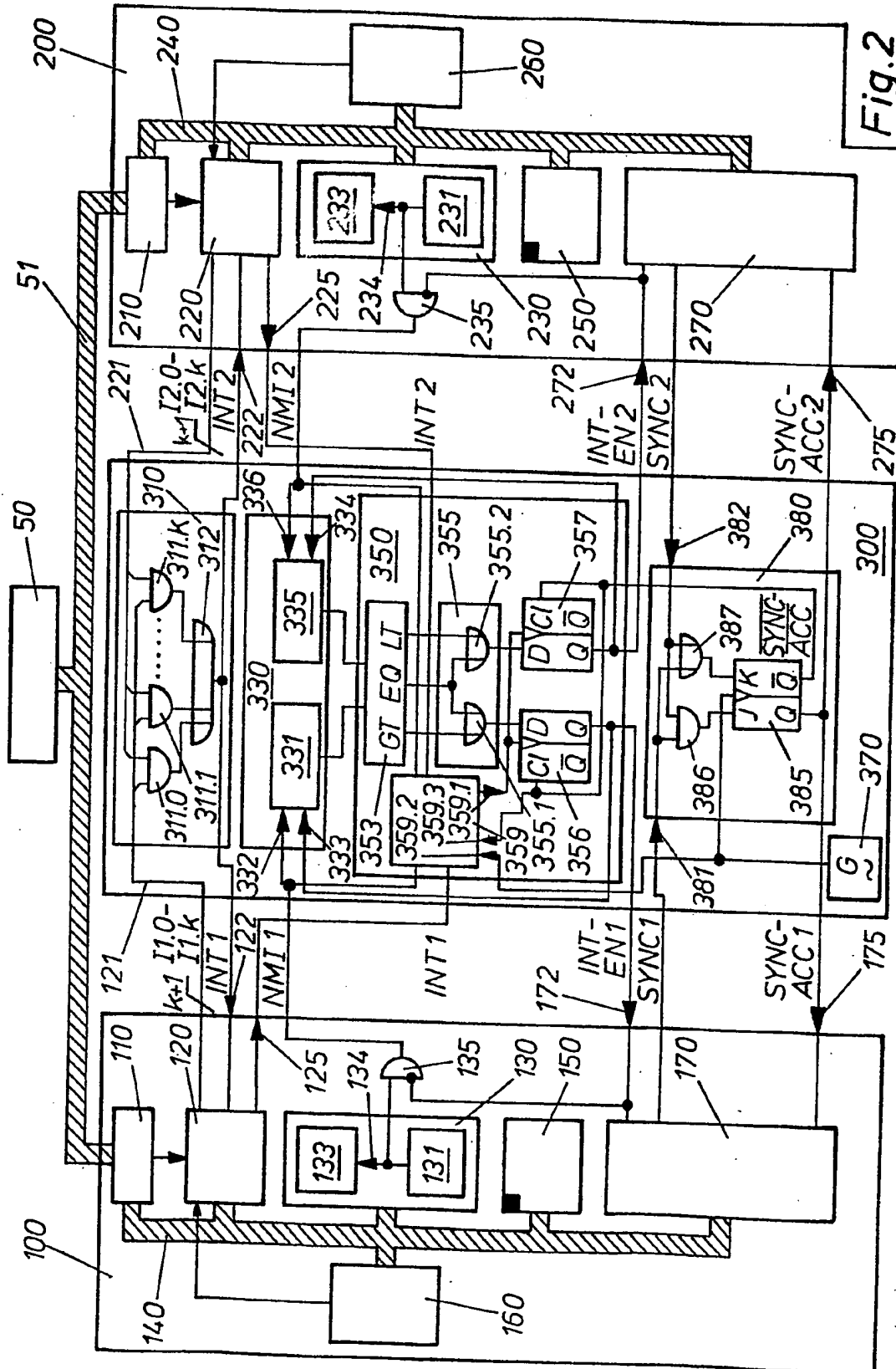


Fig. 1



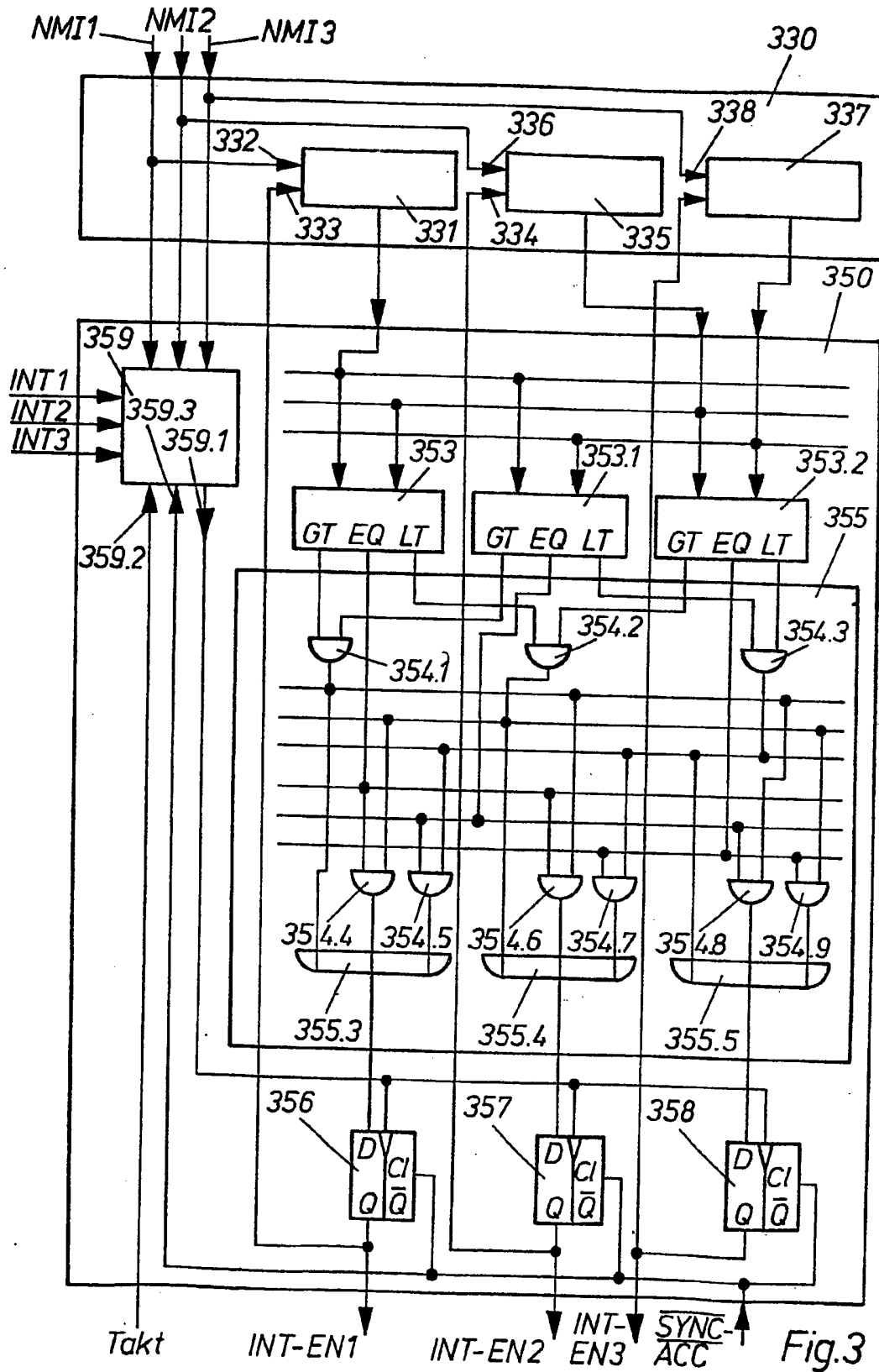


Fig. 3

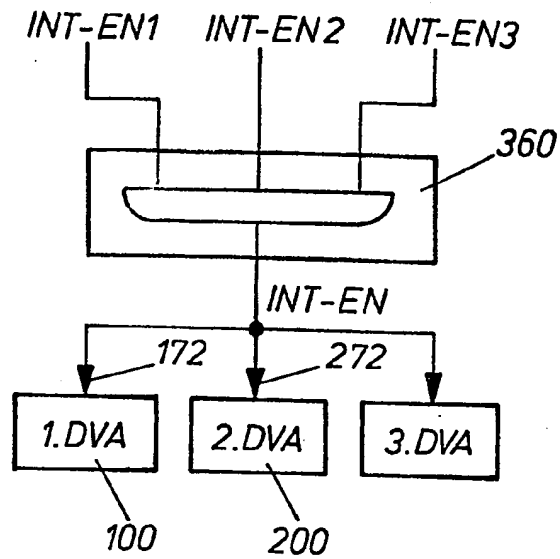


Fig.4

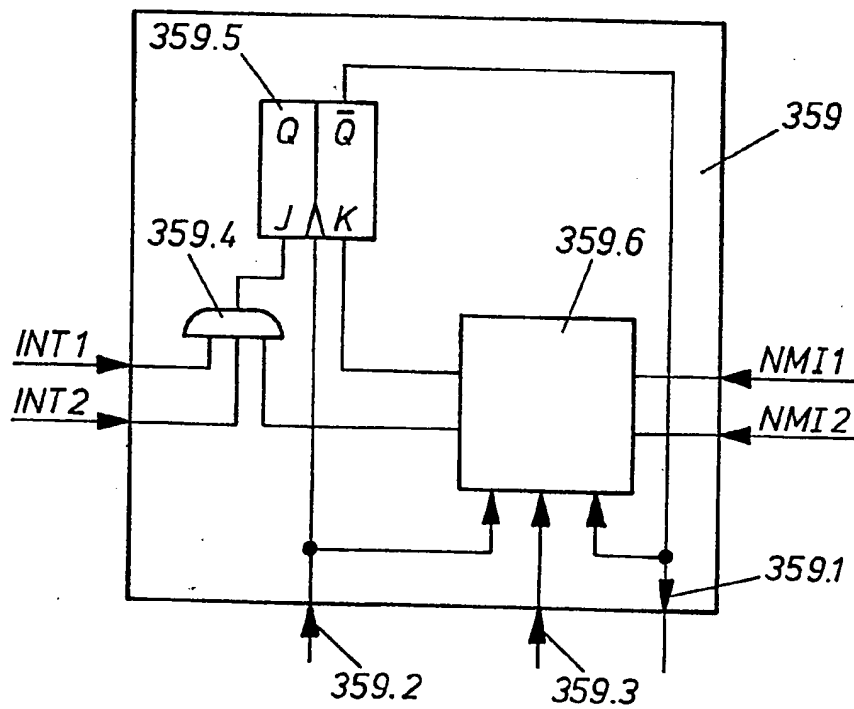


Fig.5

THIS PAGE BLANK (USPTO)